



Urząd Patentowy
Rzeczypospolitej Polskiej

21 Numer zgłoszenia: 269591

51 IntCl⁵:
G01R 23/00

22 Data zgłoszenia: 18.12.1987

54

Sposób i urządzenie do pomiaru częstotliwości chwilowych

43 Zgłoszenie ogłoszono:
15.09.1988 BUP 19/88

45 O udzieleniu patentu ogłoszono:
31.01.1992 WUP 01/92

73 Uprawniony z patentu:
Politechnika Lubelska, Lublin, PL

72 Twórca wynalazku:
Stanisław Kapka, Lublin, PL

57

3. Urządzenie do pomiaru częstotliwości chwilowych, w którym odpowiednie wyjścia jednostki arytmetyczno-logicznej dołączone są do wejść czterech rejestrów wynikowych i zawierają blok arytmetyczno-logiczny, konwerter częstotliwość-okres, blok generacji okresu pomiarowego, zadajnik liczby okresów, generator stałej częstotliwości, blok sumatora, zadajnik warunków początkowych, układ sterujący, pamięć stała, znanym tym, że wyjście konwertera częstotliwość-okres (KCO) dołączone jest do pierwszego wejścia bloku (GOP) generacji okresu pomiarowego, którego wyjście (T_p) połączone jest z pierwszym wejściem bloku arytmetyczno-logicznego (ALW), do którego drugiego wejścia dołączony jest generator stałej częstotliwości (G), do trzecich wejść tego bloku dołączone są wejścia bloku zadajnika warunków początkowych (ZN) o wejściach (N), a pierwsze wyjście bloku (ALW) połączone jest z wejściem bloku sumatora (SPK) o wyjściach (Z), natomiast drugie wejścia (ΔN) bloku (ALW) dołączone są do zespołu rejestrów roboczych (ZR), do których dołączone są także wyjścia (Z, N), wejścia (k) bloku (ZLO) zadajnika liczby okresów, którego wyjście dołączone jest do drugiego wejścia bloku (GOP), a drugie wyjście tego bloku dołączone jest do wejść bloków: pamięci stałej (PS) i wyjściu dołączonym do drugiego wejścia układu sterującego (US) i pierwszego wejścia bloku (US), ...

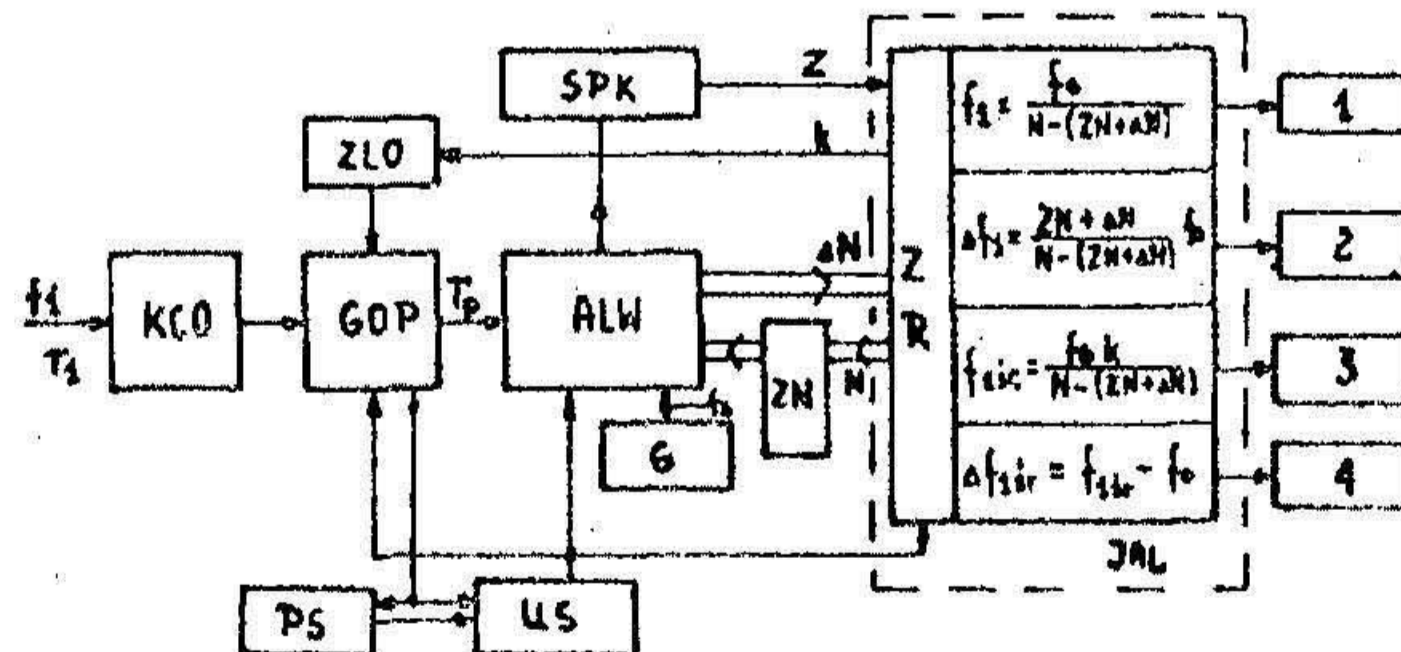


Fig 1

Sposób i urządzenie do pomiaru częstotliwości chwilowych

Zastrzeżenia patentowe

1. Sposób pomiaru częstotliwości chwilowych, wykorzystujący sygnał wynikowy uzyskiwany przez odejmowanie w okresie pomiarowym od stałej liczby stanowiącej warunki początkowe procesu odejmowania, okresów generatora stałej częstotliwości, **znamienny tym**, że w okresie pomiarowym (T_p) wprowadza się okres odniesienia (T_o) o wartości zależnej od warunków początkowych (N) i generatora stałej częstotliwości (f_G), następnie w etapie pierwszym wyznacza się pomiarowy sygnał wynikowy (ΔN), równy różnicy liczby okresów generatora stałej częstotliwości, zawartej w okresie odniesienia (T_o) i rzeczywistym okresie pomiarowym (T_p), a w drugim etapie wyznacza się wartość wynikową mierzonej częstotliwości z wykorzystaniem danych pomiarowych, uzyskanych w końcu okresu pomiarowego (T_p): generatora stałej częstotliwości (f_G) mnożonej przez krotność k liczby okresów sygnału wejściowego, zawartych w okresie pomiarowym (T_p), uzyskany rezultat mnożenia dzieli się przez liczbę okresów generatora stałej częstotliwości uzyskanej przez: wyznaczenie wartości wynikowej przy różnicy wprowadzonego warunku początkowego (N) i wypracowanego w okresie pomiarowym (T_p) wynikowego sygnału pomiarowego (ΔN) jeżeli wynikowy sygnał pomiarowy osiągnął wartości dodatnie lub przy wyznaczeniu wartości wynikowej sumy warunków początkowych (N) i wynikowego sygnału pomiarowego w przypadku wystąpienia ujemnych wartości wynikowego sygnału pomiarowego.

2. Sposób według zastrz. 1, **znamienny tym**, że przyrost częstotliwości wejściowej i odniesienia, zależny od znaku wynikowego sygnału pomiarowego, mierzony w okresie pomiarowym (T_p) równym okresowi sygnału wejściowego (T_1) wyznacza się przez mnożenie wynikowego sygnału pomiarowego (ΔN) wypracowanego w minionym okresie pomiarowym i wartości częstotliwości odniesienia (f_o), a uzyskany rezultat mnożenia dzieli się przez liczbę okresów generatora stałej częstotliwości uzyskanej przez: wyznaczenie wartości wynikowej różnicy wprowadzonego warunku początkowego (N) i wypracowanego w okresie pomiarowym (T_p) wynikowego sygnału pomiarowego (ΔN), jeżeli wynikowy sygnał pomiarowy osiągnął wartości dodatnie, lub wyznaczenie wartości wynikowej sumy warunków początkowych (N) i wynikowego sygnału pomiarowego w przypadku wystąpienia ujemnych wartości wynikowego sygnału pomiarowego.

3. Urządzenie do pomiaru częstotliwości chwilowych, w którym odpowiednie wyjścia jednostki arytmetyczno-logicznej dołączone są do wejść czterech rejestrów wynikowych i zawierają blok arytmetyczno-logiczny, konwerter częstotliwość-okres, blok generacji okresu pomiarowego, zadajnik liczby okresów, generator stałej częstotliwości, blok sumatora, zadajnik warunków początkowych, układ sterujący, pamięć stałą, **znamiennie tym**, że wyjście konwertera częstotliwość-okres (KCO) dołączone jest do pierwszego wejścia bloku (GOP) generacji okresu pomiarowego, którego wyjście (T_p) połączone jest z pierwszym wejściem bloku arytmetyczno-logicznego (ALW), do którego drugiego wejścia dołączony jest generator stałej częstotliwości (G), do trzecich wejść tego bloku dołączone są wejścia bloku zadajnika warunków początkowych (ZN) o wejściach (N), a pierwsze wyjście bloku (ALW) połączone jest z wejściem bloku sumatora (SPK) o wyjściach (Z), natomiast drugie wejścia (ΔN) bloku (ALW) dołączone są do zespołu rejestrów roboczych (ZR), do których dołączone są także wyjścia (Z , N), wejścia (k) bloku (ZLO) zadajnika liczby okresów, którego wyjście dołączone jest do drugiego wejścia bloku (GOP), a drugie wyjście tego bloku dołączone jest do wejść bloków: pamięci stałej (PS) i wyjściu dołączonym do drugiego wejścia układu sterującego (US) i pierwszego wejścia bloku (US), którego wyjścia dołączone są do trzecich wejść bloku (GOP), czwartych wejść bloku (ALW) i wejść sterujących jednostki arytmetyczno-logicznej (JAL).

Przedmiotem wynalazku jest sposób i urządzenie do pomiaru częstotliwości chwilowych i przyrostów częstotliwości względem przebiegu odniesienia, stosowany do obserwacji i rejestracji częstotliwości chwilowej, średniej, pochodnej jej zmian, zwłaszcza sieci przemysłowej w dyspozycjach mocy.

Znany jest sposób pomiaru częstotliwości chwilowej, polegający na zliczaniu w okresie, lub k -tej wielokrotności tego okresu, okresów generatora stałej częstotliwości. Miarą mierzonej częstotliwości jest iloraz stałej częstotliwości przez liczbę okresów tego generatora, zliczoną w okresie lub k -tej wielokrotności okresów sygnału wejściowego. W wydłużonym cyklu pomiarowym, dla k różnego od jednośc, otrzymany rezultat obliczeń stanowi wartość średnią częstotliwości z k okresowego przedziału uśredniania sygnału wejściowego. Wadą tego sposobu jest wyznaczanie częstotliwości sygnału wejściowego w dwu odrębnych cyklach: pomiarowym i martwym, związanym z obróbką sygnału pomiarowego w arytmetrze, przy czym jest to pomiar bezwzględnej wartości częstotliwości. Znany jest również sposób pomiaru, zwłaszcza niskich częstotliwości, polegający na zliczaniu impulsów wyjściowych powielacza częstotliwości, proporcjonalnych do sygnału wejściowego mierzonych w standaryzowanym przedziale czasu będącym krotnością lub podwielokrotnością sekundy. Tak otrzymany rezultat wynikowy stanowi średnią wartość częstotliwości z przedziału pomiarowego.

Znany jest także z polskiego opisu patentowego nr 137 571 sposób wytwarzania i stwierdzania synchronizmu dwóch przebiegów o częstotliwościach zbliżonych do 50 Hz. Przebieg wyjściowy generatora podaje się na wejścia dwóch dzielników częstotliwości. Wejście jednego z dzielników blokuje się okresowo na czas zależny od wartości zadanej względnej różnicy częstotliwości. Następnie obydwie przebiegi podaje się na wejście układu EXCLUSIVE-OR i porównuje się długość dodatnich impulsów wyjściowych tego układu z różnicą długości okresów jego przebiegów wejściowych. Niedogodnością techniczną tego sposobu jest konieczność generowania w dwu torach pomiarowych przebiegu odniesienia i przebiegu o wymaganej odchyłce częstotliwości względem przebiegu odniesienia.

Istotą sposobu pomiaru częstotliwości chwilowych, wykorzystującego sygnał wynikowy uzyskiwany przez odejmowanie w okresie pomiarowym od stałej liczby stanowiącej warunki początkowe procesu odejmowania, okresów generatora stałej częstotliwości jest to, że w okresie pomiarowym wprowadza się okres odniesienia o wartości zależnej od warunków początkowych i generatora stałej częstotliwości, następnie w etapie pierwszym wyznacza się pomiarowy sygnał wynikowy, równy różnicy liczby okresów generatora stałej częstotliwości zawartej w okresie odniesienia i rzeczywistym okresie pomiarowym, a w drugim etapie wyznacza się wartość wynikową mierzonej częstotliwości z wykorzystaniem danych pomiarowych, uzyskanych w końcu okresu pomiarowego: generatora stałej częstotliwości mnożonej przez krotność k liczby okresów sygnału wejściowego, zawartych w okresie pomiarowym, uzyskany rezultat mnożenia dzieli się przez liczbę okresów generatora stałej częstotliwości uzyskanej przez: wyznaczenie wartości wynikowej przy różnicy wprowadzonego warunku początkowego i wypracowanego w okresie pomiarowym wynikowego sygnału pomiarowego, jeżeli wynikowy sygnał pomiarowy osiągnął wartości dodatnie lub przy wyznaczeniu wartości wynikowej sumy warunków początkowych i wynikowego sygnału pomiarowego, w przypadku wystąpienia ujemnych wartości wynikowego sygnału pomiarowego.

Przyrost częstotliwości wejściowej i odniesienia, zależny od znaku wynikowego sygnału pomiarowego, mierzony w okresie pomiarowym, równym okresowi sygnału wejściowego wyznacza się przez mnożenie wynikowego sygnału pomiarowego wypracowanego w minionym okresie pomiarowym i wartości częstotliwości odniesienia, a uzyskany rezultat mnożenia dzieli się przez liczbę okresów generatora stałej częstotliwości uzyskanej przez: wyznaczenie wartości wynikowej różnicy wprowadzonego warunku początkowego i wypracowanego w okresie pomiarowym wynikowego sygnału pomiarowego, jeżeli wynikowy sygnał pomiarowy osiągnął wartości dodatnie, lub wyznaczenie wartości wynikowej sumy warunków początkowych i wynikowego sygnału pomiarowego w przypadku wystąpienia ujemnych wartości wynikowego sygnału pomiarowego.

Istotą urządzenia do pomiaru częstotliwości chwilowych, w którym odpowiednie wyjścia jednostki arytmetyczno-logicznej dołączone są do wejść czterech rejestrów wynikowych i zawierające blok arytmetyczno-logiczny, konwerter częstotliwość-okres, blok generacji okresu pomiaro-

wego, zadajnik liczby okresów, generator stałej częstotliwości, blok sumatora, zadajnik warunków początkowych, układ sterujący, pamięć stałą jest to, że wyjście konwertera częstotliwość-okres dołączone jest do pierwszego wejścia bloku generacji okresu pomiarowego, którego wyjście połączone jest z pierwszym wejściem bloku arytmetyczno-logicznego, do którego drugiego wejścia dołączony jest generator stałej częstotliwości, do trzecich wejść tego bloku dołączone są wyjścia bloku zadajnika warunków początkowych, a pierwsze wyjście bloku arytmetyczno-logicznego połączone jest z wejściem bloku sumatora, natomiast drugie wyjście bloku arytmetyczno-logicznego dołączone są do zespołu rejestrów roboczych, do których dołączone są także wyjścia bloku sumatora i zadajnika warunków początkowych, wejścia bloku liczby okresów zadajnika, którego wyjście dołączone jest do drugiego wejścia bloku generacji okresu pomiarowego, a drugie wyjście tego bloku dołączone jest do wejść bloków: pamięci stałej i wyjściu dołączonym do drugiego wejścia układu sterującego i pierwszego wejścia bloku sterującego, którego wyjścia dołączone są do trzecich wejść bloku generacji okresu pomiarowego, czwartych wejść bloku arytmetyczno-logicznego i wejść sterujących jednostki arytmetyczno-logicznej.

Korzystną cechą wynalazku jest to, że zapewnia dokładny pomiar częstotliwości chwilowej, odchyłki częstotliwości względem przebiegu odniesienia, dokładność pomiaru wzrasta dla częstotliwości mierzonych mniejszych od przebiegu odniesienia, nie wprowadza błędów dynamicznych, zależnych od szybkości zmian sygnału wejściowego. Sposób według wynalazku umożliwia prostą i szybką identyfikację sygnału mierzonego, zwłaszcza przy dynamicznej zmianie znaku sygnału wynikowego.

Wynalazek jest objaśniony w przykładzie wykonania na rysunkach, z których fig. 1 przedstawia schemat blokowy urządzenia do pomiaru częstotliwości chwilowych, zwłaszcza sieci przemysłowej i przyrostów częstotliwości względem przebiegu odniesienia, a fig. 2 - sposób wypracowania wynikowego sygnału pomiarowego z rozbiem tego sygnału na dwa składniki.

Sygnał analogowy lub cyfrowy o nieznannej częstotliwości f_1 w bloku KCO konwertera częstotliwość f_1 - okres T_1 , poddany zostaje procesowi standaryzacji i przekazany do pierwszego wejścia bloku GOP generacji okresu pomiarowego T_p . Okres pomiarowy $T_p = kT_1$ równy jest okresowi sygnału wejściowego T_1 lub k -tej jego wielokrotności, gdzie $k = 1, 2, 3, \dots$ jest liczbą naturalną. Parametr k wprowadzany jest z bloku zadajnika ZLO okresów sygnału mierzonego do drugiego wejścia bloku GOP, którego pierwsze wyjście dołączone jest do pierwszego wejścia bloku arytmetyczno-logicznego ALW, wypracowania wynikowego sygnału pomiarowego $\Delta N = N - f_G \cdot T_p$ w czasie T_p . Do drugiego wejścia tego bloku dołączony jest blok G generatora stałej częstotliwości f_G . Pierwsze wyjście bloku ALW dołączone jest do bloku sumatora SPK wystąpienia Z całkowitych krotności warunku początkowego N w rezultacie wynikowym sygnału pomiarowego. Do trzecich wejść bloku ALW dołączony jest blok zadajnika warunków początkowych ZN. Wyjście wieloprzewodowe bloku układu sterującego US dołączone jest do trzeciego wejścia bloku GOP, czwartego wejścia bloku ALW oraz pierwszych wejść sterujących zespołu rejestrów bocznych ZR, do drugich wejść tych rejestrów dołączony jest blok ZN, do trzecich wejść dołączone są wyjścia bloku ALW dla części rezultatu wynikowego sygnału pomiarowego nie będącego całkowitą krotnością liczby N , do czwartych wejść bloku ZR dołączone jest wyjście bloku SPK drugiego składnika sumy rezultatu wynikowego.

Połączenia wyjść bloków: ZLO, SPK, ALW, ZN z wejściami zespołu rejestrów roboczych ZR umożliwia wyznaczenie w jednostce arytmetyczno-logicznej JAL: częstotliwości chwilowej mierzonego sygnału f_1 , po czasie trwania jednego okresu przebiegu mierzonego

$$f_1 = \frac{f_G}{N - (Z \cdot N + \Delta N)},$$

gdzie: f_G - stała częstotliwość generatora G, Z - liczba krotności N zawarta w rezultacie wynikowym sygnału pomiarowego, N - warunki początkowe wprowadzone do bloku ALW, ΔN - wynikowy sygnał pomiarowy o wartości mniejszej od N ; a rezultat obliczeń przechowywany jest w rejestrze wynikowym 1, przyrostu częstotliwości Δf między częstotliwością f_1 podawaną na wejście bloku KCO i umownie wprowadzoną częstotliwością odniesienia f_0 o wartości $f_{G/N}$

$$\Delta f_1 = \frac{Z \cdot N + \Delta N}{N - (Z \cdot N + \Delta N)} \cdot \frac{f_G}{N},$$

a rezultat obliczeń przesyłany jest do rejestru wynikowego 2, średniej wartości częstotliwości z k okresowego przedziału uśrednienia

$$f_{1sr} = \frac{f_G \cdot k}{N - (Z \cdot N + \Delta N)},$$

gdzie: $T_p = k \cdot T_1$; T_1 - okres sygnału mierzonego, T_p - okres pomiarowy, a rezultat końcowy przesyłany jest do rejestru wynikowego 3, przyrostu średniej częstotliwości f_{1sr} i odniesienia f_0

$$\Delta f_{1sr} = f_{1sr} - f_0,$$

a rezultat końcowy przesyłany jest do rejestru wynikowego 4. Drugie wyjście bloku GOP dołączone jest do pierwszych wejść stałej pamięci programu PS i układu sterującego US, z kolei blok ten zarządzany jest z wyjścia bloku stałej pamięci PS.

W czasie trwania okresu pomiarowego $T_p = k \cdot T_1$, w bloku ALW wykonywana jest operacja arytmetyczna: $N - f_G T_p = ZN + \Delta N$. Rezultat wynikowy sygnału pomiarowego składa się z dwu części: całkowitych krotności Z liczby N , sumowanych w bloku SPK oraz drugiej części rezultatu wynikowego, gromadzonego na drugich wyjściach bloku ALW.

Początek okresu pomiarowego T_p uaktywnia układ sterujący US i stałą pamięć programu PS. Inicjacja układu sterującego powoduje wygenerowanie szeregu rozkazów sterujących pracą urządzenia, między innymi do zespołu rejestrów roboczych ZR przepisuje się rezultaty wynikowe uzyskane w poprzednim okresie pomiarowym: wynikowy sygnał pomiarowy z bloku ALW, wynikowy sygnał pomiarowy z bloku SPK, wartość zadajnika k bloku ZLO, wartość zadajnika N rejestru ZN, wprowadzaną również do warunków początkowych bloku ALW. Po wprowadzeniu warunków początkowych dla bloku ALW, układ sterujący US dla tego bloku wchodzi w stan nieaktywny. W czasie trwania okresu pomiarowego T_p w bloku ALW przeprowadzana jest operacja odejmowania od warunków początkowych N okresów generatora G o stałej częstotliwości f_G . Jeżeli rezultat wynikowy odejmowania osiągnie znaczne wartości ujemne, przekraczające pojemność bloku arytmetycznego ALW, wówczas zrównanie się wartości sygnału wynikowego na przykład z wartością zadajnika N , powoduje wygenerowanie na pierwszym wyjściu bloku ALW impulsu, sumowanego w bloku SPK, przy jednoczesnym zerowaniu składnika wynikowego ΔN i ponownym jego narastaniu w dalszym czasie trwania okresu pomiarowego T_p . Zerowa wartość sygnału wynikowego odpowiada chwili czasowej zrównania się częstotliwości mierzonej z umownie wprowadzonym przebiegiem odniesienia. Dodatnia wartość sygnału wynikowego wyznacza mierzony przedział sygnału mierzonego $f_1 > f_0$, a ujemna $f_1 < f_0$. Równolegle do przeprowadzonych operacji arytmetycznych w blokach ALW i SPK, w jednostce arytmetyczno-logicznej JAL wykonywane są obliczenia częstotliwości chwilowej f_1 dla $k = 1$, średniej jeżeli $k \neq 1$, przyrostów częstotliwości Δf_1 .

Uzyskane rezultaty obliczeń wartości chwilowej przyrostów częstotliwości, wpisywane są do rejestrów wynikowych 1 ÷ 4. W rejestrach tych informacja jest przechowywana do momentu uzyskania kolejnych rezultatów pomiarowych uzyskanych w końcu minionego okresu pomiarowego T_p . W przedziale czasu liczonym od chwili uzyskania końcowego rezultatu obliczeń do rozpoczęcia kolejnego cyklu pomiarowego T_p , pamięć stała PS wchodzi w stan nieaktywny, uaktywnia się wraz z układem sterującym w momencie inicjacji kolejnego okresu pomiarowego T_p .

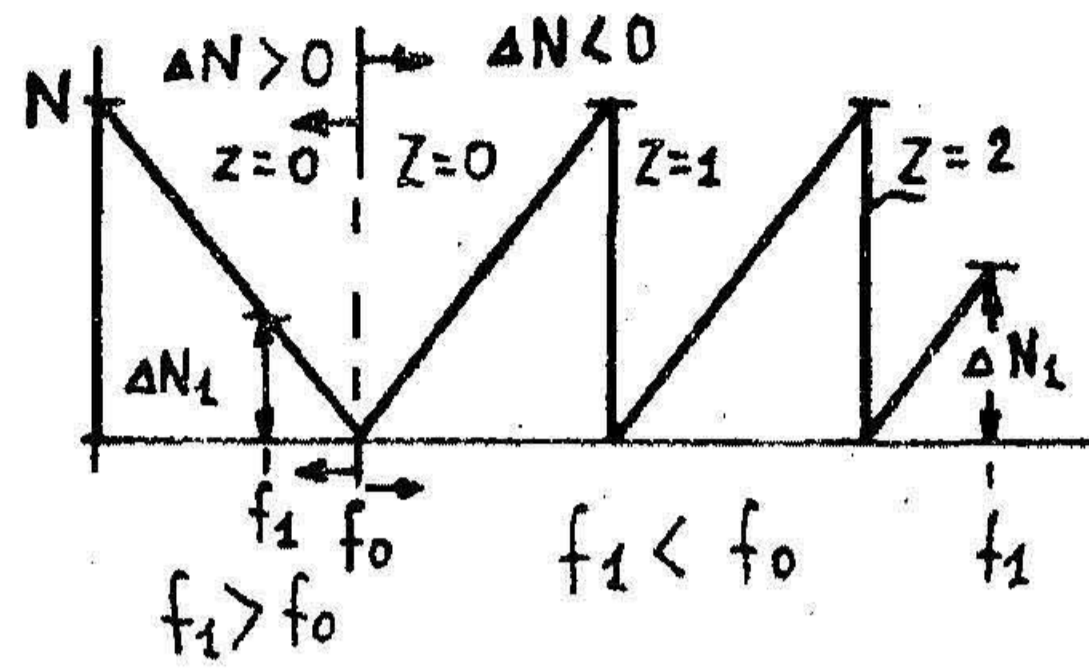


Fig 2

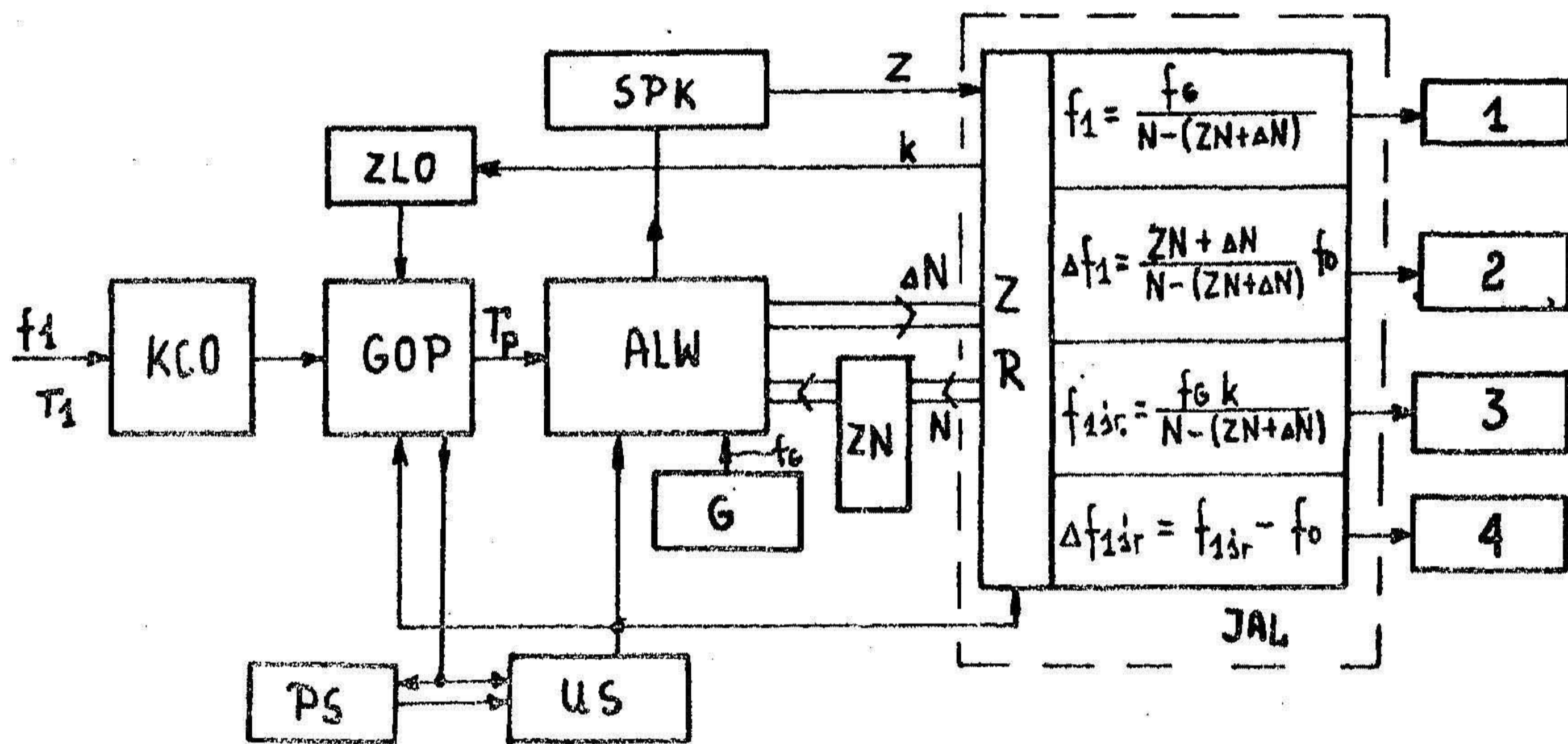


Fig 1